TERMINAUX D'ENTREES / SORTIES

TES

Manuel de mise en œuvre et d'utilisation de l'atelier TESIS 32

P DOC TES 002 F Version 1.0

LEROY AUTOMATION est une marque de LEROY AUTOMATIQUE INDUSTRIELLE.

LEROY AUTOMATION vous remercie d'avoir choisi le Terminal de la gamme TES. Nous espérons que ce matériel vous donnera entière satisfaction. Le présent manuel rassemble les caractéristiques du produit et les informations nécessaires à sa mise en service. Veuillez le lire attentivement avant de commencer sa mise en oeuvre.

LEROY AUTOMATION développe et améliore régulièrement ses produits. Les informations contenues dans ce document son susceptibles par conséquent d'être modifiées sans préavis. Veuillez consulter la Société ou son réseau de distribution.

Siège social

Leroy Automation

Boulevard du Libre échange
31650 St ORENS
Tel : 05 62 24 05 50
Fax : 05 62 24 05 55

Support technique
e-mail : support@leroy-autom.com
Tél : 05 62 24 05 46

www.leroy-automation.fr

SA au capital de 189753 euros. RCS Toulouse B 326 134 699 Code APE 333Z

SOMMAIRE

1 INTRODUCTION 1

2 INSTALLATION DE L'ATELIER TESIS 1

3 UTILISATION DE L'ATELIER TESIS 2

3.1 MISE EN ŒUVRE COMMUNE A TOUS LES TES 2
3.1.1 Lancement de TESIS seul 2
3.1.2 Lancement de TESIS avec un TES connecté – Entrée PRM 3
3.1.3 Paramétrage de la communication RS485 4
3.1.4 Paramétrage de la communication RS232 4

4 FONCTIONS DU TES : PARAMETRAGE ET UTILISATION 5

4.1 ENTREES / SORTIES LOGIQUES 5
4.1.1 Filtrage des entrées 5
4.1.2 Entrées mémorisées 5
4.1.3 Comptage des fronts montants et descendants des entrées 6
4.1.4 Chronométrage des états des entrées 6
4.1.5 Entrées contrôle de filerie 6
4.1.6 Clignotement des sorties 6
4.1.7 Position de repli des sorties 6
4.2 ENTREES ANALOGIQUES 7
4.2.1 Période d'échantillonnage 7
4.2.2 Historique des mesures 7
4.2.3 Filtrage des entrées 7
4.2.4 Mise à l'échelle – Conversion 8
4.2.5 Correction de la chaine de mesure 8
4.2.6 Seuils et sorties logiques associées 9
4.3 SORTIES ANALOGIQUES 12
4.3.1 Mise à l'échelle 12
4.3.2 Position de repli 12

5 TEST DES ENTREES / SORTIES 13

6 PLAN MEMOIRE DES TES 14

6.1 INTRODUCTION 14
6.2 PLAN MEMOIRE DES TES 16 EST, 32 EST, 32 ET, 32 ET-S 14
6.2.1 Mot d'état général 14
6.2.2 Les mots d'états des entrées et sorties logiques 15
6.2.3 Mots utilisés pour surveiller la liaison RS 422/485 avec le maître. 15
6.2.4 Les compteurs des voies logiques 16
6.2.5 Les chronomètres 16
6.2.6 Les chronomètres totalisateurs des entrées logiques 17
6.2.7 Registres spécifiques au TES 32ET-S : détection fils coupés et en court circuit 17
6.3 PLAN MEMOIRE DU TES 32 ST 17
6.3.1 Mot d'état 17
6.3.2 Etats et pilotage des sorties 17
6.3.3 Mots utilisés pour la surveillance de la communication de la RS 485 18
6.3.4 Compteurs de diagnostic de la liaison série RS 422 / 485 18
6.3.5 Compteurs de diagnostic de la liaison RS 232 18
6.4 PLAN MEMOIRE DES TES 4EA, 4SA, 8EA, 8ESA, 8SA-U 19
6.4.1 Mot d'état du TES analogique 19
6.4.2 Entrées TOR 19
6.4.3 Entrées Analogiques 19
6.4.4 Mots d'état des voies analogiques 19
6.4.5 Commande des sorties TOR 20
6.4.6 Commande des sorties analogiques 20
6.4.7 Variables diverses TOR 20

6.4.8 les valeurs des seuils sur les entrées analogiques *20*
6.4.9 les sorties logiques associées aux seuils *21*
6.4.10 Polarité des sorties logiques associées aux seuils *21*
6.4.11 Les positions de repli des sorties *21*
6.4.12 Surveillance des réseaux *22*
6.4.13 Historique des entrées analogiques *22*
6.4.14 Compteurs des changements d'état sur les entrées TOR *23*
6.4.15 Les chronomètres des entrées logiques *23*

7 LE PROTOCOLE MODBUS **24**

7.1 GENERALITES 24
7.1.1 Codes fonctions *24*
7.1.2 Adressage *24*
7.1.3 Description des échanges *24*
7.2 STRUCTURE DES TRAMES 25
7.2.1 Fonction lecture n mots *25*
7.2.2 Fonction écriture n mots *25*
7.2.3 Fonction écriture 1 mot *25*
7.2.4 Fonction lecture n Bits *25*
7.2.5 Fonction ecriture n bits *26*
7.2.6 Fonction lecture rapide de 8 bits *26*
7.2.7 Temps de transmission *26*

1 Introduction

Ce manuel expose
- l'installation et l'utilisation de l'atelier TESIS 32
- les fonctions préprogrammées dans les TES : comment les paramétrer.
- Le plan mémoire Modbus esclave présenté par les TES au maître du réseau.

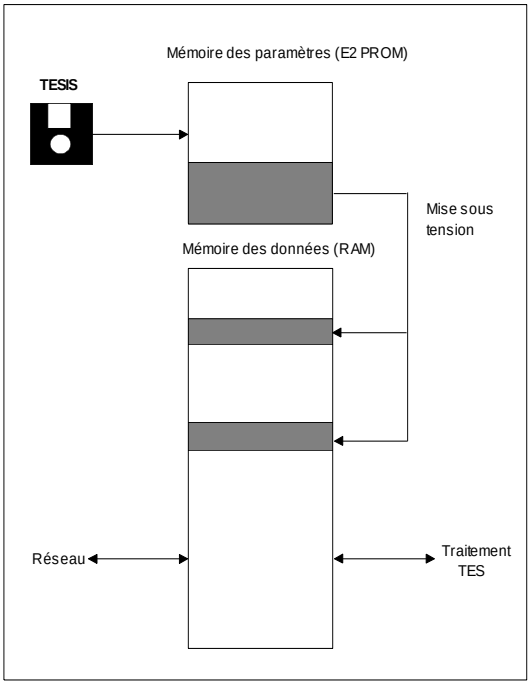
Nota : Pour la mise en œuvre matérielle, reportez vous au manuel de mise en œuvre matérielle P DOC TES 001 F disponible sur notre site web www.leroy-automation.fr dans la rubrique Documentations.

Les TES sont des esclaves Modbus sous le contrôle d'un maître Automate Programmable ou PC.

Vu du maître, un TES se présente comme une mémoire de données locales accessible en lecture ou en écriture par le protocole mais NON sauvegardée à la coupure de l'alimentation.

Le TES possède aussi une mémoire sauvegardée en E2PROM réservée aux paramètres de configuration non accessible par le maître du réseau. La mémoire des paramètres de configuration est chargée au moment de la mise en oeuvre par le logiciel TESIS. A la mise sous tension une partie de son contenu est transférée dans la mémoire de données et peut donc ainsi être modifiée "On Line" (filtrages, replis...)

Le TES exécute des fonctions préprogrammées sur ses entrées/sorties et met les résultats à disposition du maître Modbus dans son mapping mémoire.



2 Installation de l'atelier TESIS

Configuration informatique requise : Tesis32 n'est compatible
- qu'avec les plate-formes Win32, c'est à dire Windows 95, 98, 98SE, Me, NT 4.0+, 2000, XP.
- qu'avec les plate-formes PC Intel à base de processeurs Pentium ou ultérieurs.

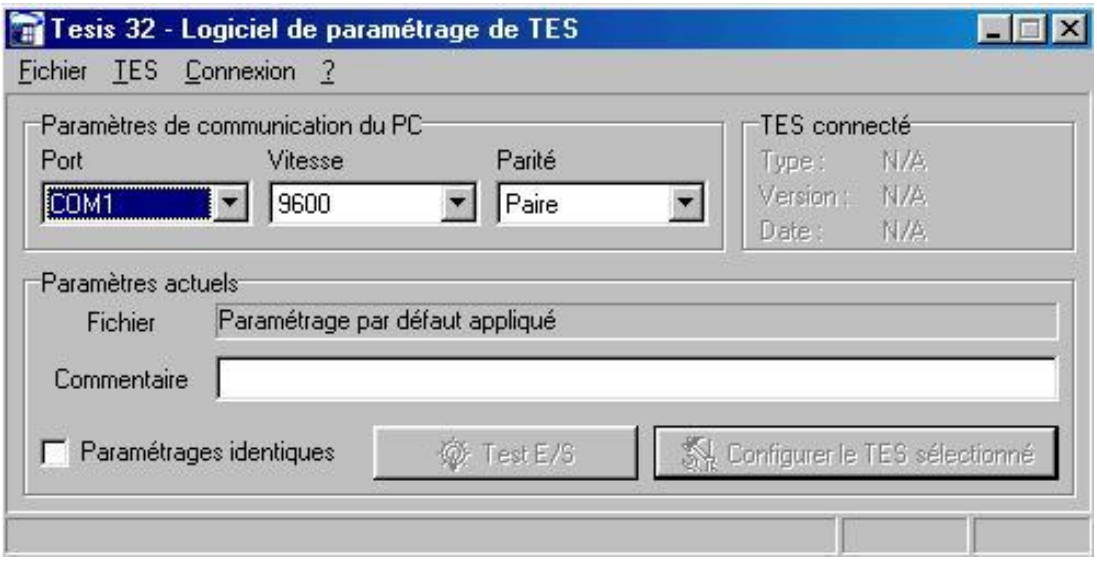
Lancer **Tesis32setup** et suivre les instructions.

3 Utilisation de l'atelier TESIS

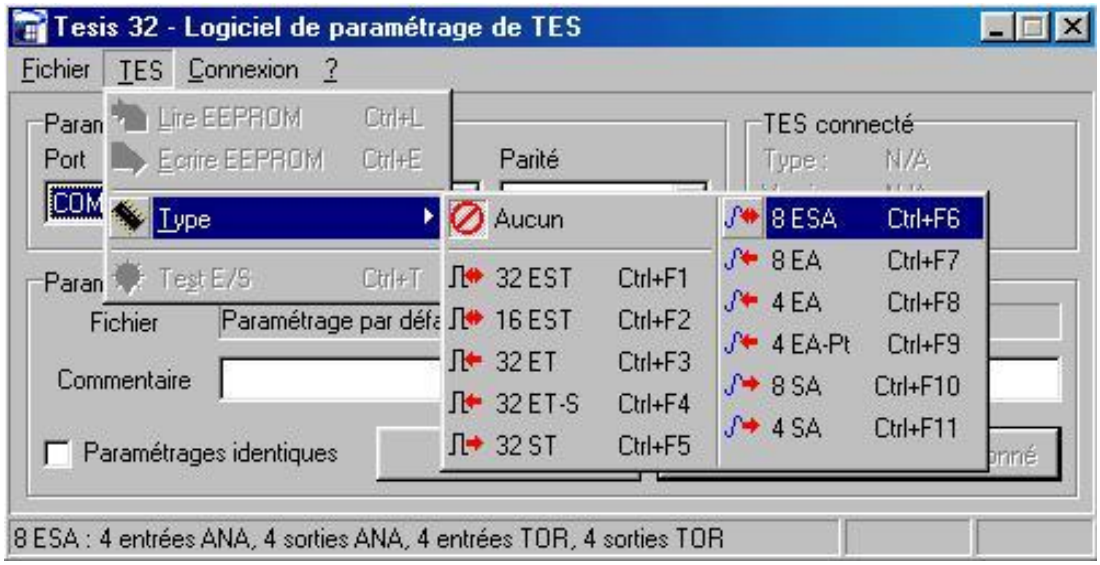
3.1 Mise en œuvre commune à tous les TES

3.1.1 Lancement de TESIS seul

Lancer TESIS32 par « Démarrer / Programmes/ Leroy Automation/ Tesis / Tesis 32 »



Pour créer la configuration d'un TES non présent, choisir TES / Type / « type de TES souhaité »



3.1.2 Lancement de TESIS avec un TES connecté – Entrée PRM

Relier le TES au micro ordinateur avec le câble suivant :

PC SubD	RS232	TES SubD 9 points
3	-------->	9
2	<--------	4
5	---------	5

Faire un pont entre la borne Prm (Paramétrage) et la borne 0V
Alimenter le TES en 24V.
Les voyants verts Pwr, Run et Prm sont allumés.
Le voyant Wdg (rouge) est éteint.

Lancer TESIS32 par « Démarrer / Programmes/ Leroy Automation/ Tesis / Tesis 32 »

Pour vous connecter au TES, exécuter la commande « Connexion / Connecté ».
Les options de TESIS pour se connecter au TES sont dans le menu « Connexion » :

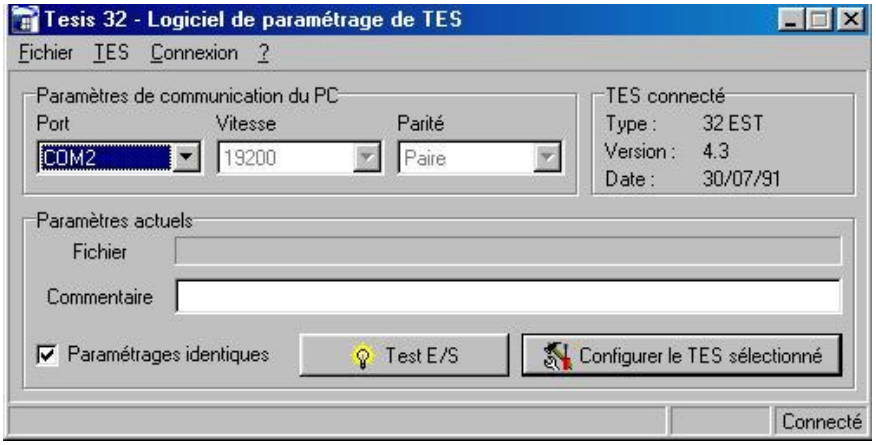
- « Connecté » : se connecte au TES sans récupèrer le paramètrage du TES connecté.
- « Rafraîchir » : c'est la commande « Connecté » avec en plus la récupération du paramètrage du TES connecté : la case « Paramètres Identiques » se coche alors ; cette commande vient lire l'EEPROM du TES et la copie dans la RAM de votre PC.
- « Auto-détection » : permet d'activer la recherche automatique des paramètres de communication du TES sur le com du PC choisi.
- « Auto-connexion » : c'est la même commande que « Rafraîchir » mais lancée automatiquement au démarrage de Tesis.

L'entrée Prm :
Elle doit être laissée "en l'air" en marche normale d'exploitation : les paramètres fixés par l'utilisateur seront alors activés.

En reliant l'entrée Prm au Ov, le TES utilise alors les paramètres par défaut figés en usine décrits ci après.
Cette manipulation permet en tout temps de reprendre la main par l'atelier de paramétrage TESIS.

- liaison série RS 232 : Modbus/Jbus, esclave 1, 9600 bds, parité paire, 1 bit stop.
- liaison série RS 422/485 : protocole Modbus/Jbus, esclave 1; vitesse 38400 Bds ; 8 bits de donnée, parité paire, 1 bit stop, temps d'attente : 100ms
- Position de repli : toutes les sorties à 0
- entrées TOR : temps de filtrage : 5 ms.
- sorties TOR : fréquence de clignotement 1 : 1 Hz ; fréquence 2 : 10 Hz
- entrées analogiques : mises à l'échelle désactivées (valeurs en points entre 0 et 1023) et aucun seuil
- sorties analogiques : mises à l'échelle désactivées (valeurs en points entre 0 et 32735) et pas de position de repli.

Nota 1 : Lorsque le PC communique avec le TES, les voyants RX 232 (réception par le TES) et TX 232 (émission par le TES) clignotent. Si TX 232 ne clignote pas, cela signifie que le TES ne comprend pas ce que lui envoie le PC. Vérifier la liaison.
Nota 2 : Il arrive que le voyant RX 485 clignote au rythme des échanges sur la ligne RS 232. Ne pas s'inquiéter : la ligne RS 485 étant en haute impédance dans ce cas précis de mise en oeuvre, les échanges sur la ligne RS 232 induisent des niveaux de tension sur la ligne RS 485 détectables par le récepteur, mais sans effet sur le fonctionnement du TES.

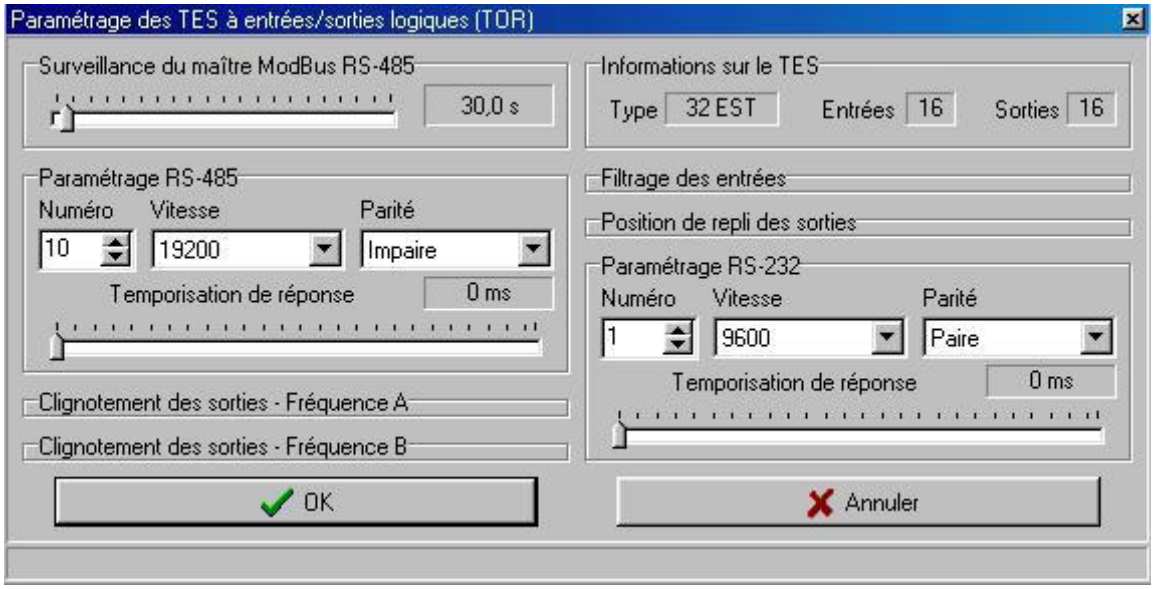


3.1.3 Paramétrage de la communication RS485

Après avoir choisi le type du TES, vous pouvez configurer

- Le « paramétrage RS485 » :
  - le no esclave du TES
  - les paramètres de transmissions sur la RS485 : Vitesse et parité
  - le nombre de bits de données est figé à 8
  - le nombre de bits de stop est figé à 1.
  - La temporisation de réponse : Il est parfois nécessaire d'augmenter le temps de réponse du TES (typiquement 1.5ms) lorsqu'il est connecté à des automates qui tardent à valider leur buffer de réception, entraînant la détection d'erreurs de Time Out sur le maître qui "manque" le début de la trame de réponse du TES . Dans ce cas, augmenter la « temporisation de réponse » qui est par défaut à 0.

- La durée de « surveillance du maître Modbus RS485 » (Unité : 100ms)
  - Si a l'issue de la durée paramétrée (>0), l'esclave n'a pas perçu d'activité de ligne, il passera ses sorties en repli et fera clignoter la led Wdg.
  - En conséquence, si une durée de surveillance est paramétrée autre que 0, le petit panneau « Position de repli des sorties » devient alors visible.



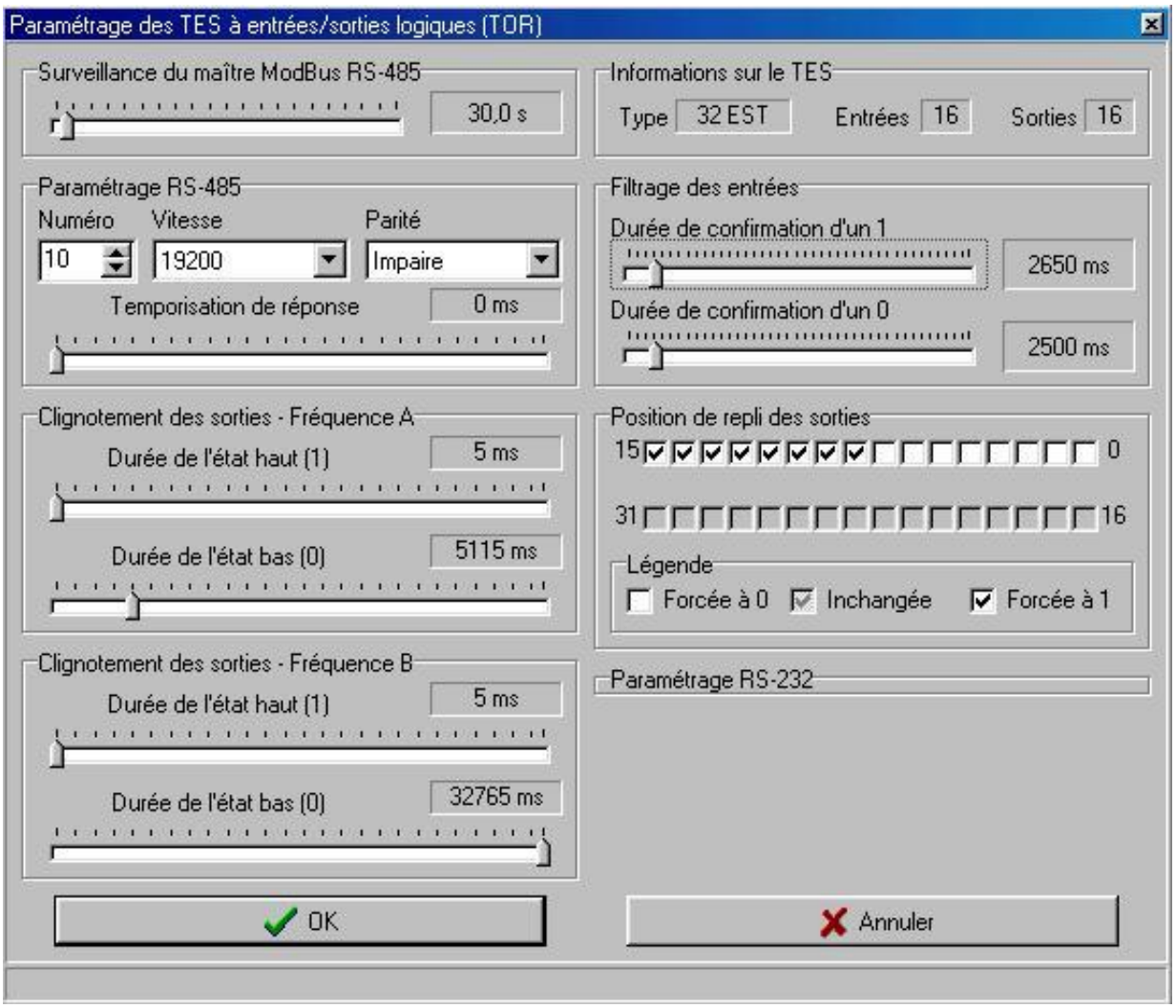
3.1.4 Paramétrage de la communication RS232

Vous pouvez configurer également le «paramétrage RS232» : nous vous conseillons de le modifier uniquement si le TES doit communiquer par la RS232 avec un maître modbus ; dans ce cas pour rétablir la connexion pour le paramétrage avec l'atelier Tesis, un shunt de l'entrée Prm et du 0V sera nécessaire.
Les paramètres modifiables sont :

- le no esclave du TES
- les paramètres de transmissions sur la RS232 : Vitesse et parité
- le nombre de bits de données est figé à 8
- le nombre de bits de stop est figé à 1.
- La temporisation de réponse : comme sur la RS485, il est parfois nécessaire d'augmenter le temps de réponse du TES (typiquement 1.5ms) lorsqu'il est connecté à des automates qui tardent à valider leur buffer de réception, entraînant la détection d'erreurs de Time Out sur le maître qui "manque" le début de la trame de réponse du TES . Dans ce cas, augmenter la « temporisation de réponse » qui est par défaut à 0.

4 Fonctions du TES : paramétrage et utilisation

4.1 Entrées / sorties logiques



4.1.1 Filtrage des entrées

A partir des entrées directes, le TES crée les bits d'entrées filtrées.
Les entrées filtrées sont des bits qui passent dans un nouvel état si ce dernier est confirmé (validé) pendant au moins X ms.
Paramétrage : La durée X est paramétrable entre 0 et 32765 ms par pas de 5 ms
Utilisation : Voir plan mémoire des TES

4.1.2 Entrées mémorisées

Fonction : Pour chaque entrée, à chaque changement d'état, le TES incrémente un compteur interne.
Suite à une demande de lecture du maître, si le compteur est >0, le TES inverse le bit « entrée mémorisée » et décrémente le compteur. Si le compteur =0, le TES propose le même bit . Ainsi, le TES restitue à la demande du maître (et surtout à la vitesse de la demande du maître) la succession des changements d'états qui ont eu lieu pendant la perte de communication éventuelle.
Paramétrage : néant. Fonction active en permanence.
Utilisation : Voir plan mémoire des TES

4.1.3 Comptage des fronts montants et descendants des entrées

Le TES compte les fronts montants et les fronts descendants de chaque entrée dans un compteur 32 bits et propose ces compteurs dans le plan mémoire. Les compteurs sont remis à 0 par le maître par écriture Modbus.
Paramétrage : néant. Fonction active en permanence.
Utilisation : Voir plan mémoire des TES

4.1.4 Chronométrage des états des entrées

Pour chaque entrée, le TES chronomètre la durée des états en 1/10s sur 32 bits.
Le TES fournit :
- la durée du dernier état à 1 ou de l'état à 1 en cours.
- la durée du dernier état à 0 ou de l'état à 0 en cours.
- la durée cumulée des états à 1 depuis la dernière remise à 0 du maître ou la dernière mise sous tension.
- la durée cumulée des états à 0 depuis la dernière remise à 0 du maître ou la dernière mise sous tension

Paramétrage : néant . Fonction active en permanence.
Utilisation : voir plan mémoire

4.1.5 Entrées contrôle de filerie

Le TES 32EST-S dit à contrôle de filerie permet de détecter des coupures de ligne entre le capteur et l 'entrée.
Câblage : voir manuel de mise en œuvre du Matériel P DOC TES 001 F
Le TES fournit pour chaque entrée paramétrée en contrôle de filerie, 1 bit d'état et un bit de défaut permettant de détecter 4 états :
Normalement ouvert, Normalement fermé, Court cicuit , Circuit Ouvert.

Paramétrage : Il est possible d'utiliser une entrée contrôle de filerie comme une entrée simple.
Utilisation : voir plan mémoire

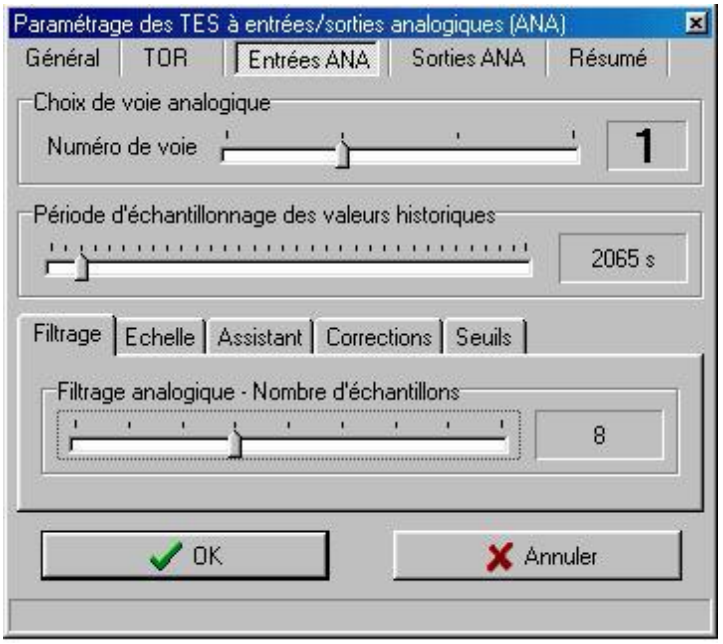
4.1.6 Clignotement des sorties

Les sorties logiques peuvent être paramétrées en clignotement selon 2 fréquences différentes : fréquence A et fréquence B.
Paramétrage : Pour chaque fréquence, vous pouvez paramétrer la durée à 1 et la durée à 0 de la période par pas de 5ms.
Utilisation : Fonction active en permamence. Le choix entre « pas de clignotement », « clignotement à fréquence A » , clignotemenr à fréquence B » est effectué par le maître Modbus en positionnant 2 bits dans le plan mémoire Modbus.

4.1.7 Position de repli des sorties

- Cette fonction est liée à la surveillance de l'activité du maître.
    - Si a l'issue de la durée paramétrée (>0), l'esclave n'a pas perçu d'activité de ligne, il passera ses sorties en repli et fera clignoter la led Wdg.
    - En conséquence, si une durée de surveillance est paramétrée autre que 0, le petit panneau « Position de repli des sorties » devient alors visible.
    - Positions de repli : forcée à 0 (OFF), forcée à 1 (ON), inchangée : rester dans l'état.

4.2 Entrées analogiques



L'écran de paramétrage d'un TES analogique propose :

- de choisir parmi 4 ou 8 voies selon le modèle
- de choisir la période d'échantillonnage des 120 dernières mesures.
- Un onglet de paramétrage du « Filtrage »
- Un onglet de paramétrage de la « mise à l' échelle »
- Un onglet d'assistanat pour la mise à l'échelle
- Un onglet de « corrections » des chaines de mesures d'entrée
- Un onglet de réglage des « seuils » et des sorties logiques associées.

4.2.1 Période d'échantillonnage

Le TES acquiert une nouvelle entrée analogique ou commande une sortie analogique toutes les 8ms. Donc pour une entrée , un nouvel échantillon arrive toutes les 32ms sur un TES à 4 voies analogiques et toutes les 64 ms pour un TES à 8 voies analogiques d'entrées ou de sorties.

4.2.2 Historique des mesures

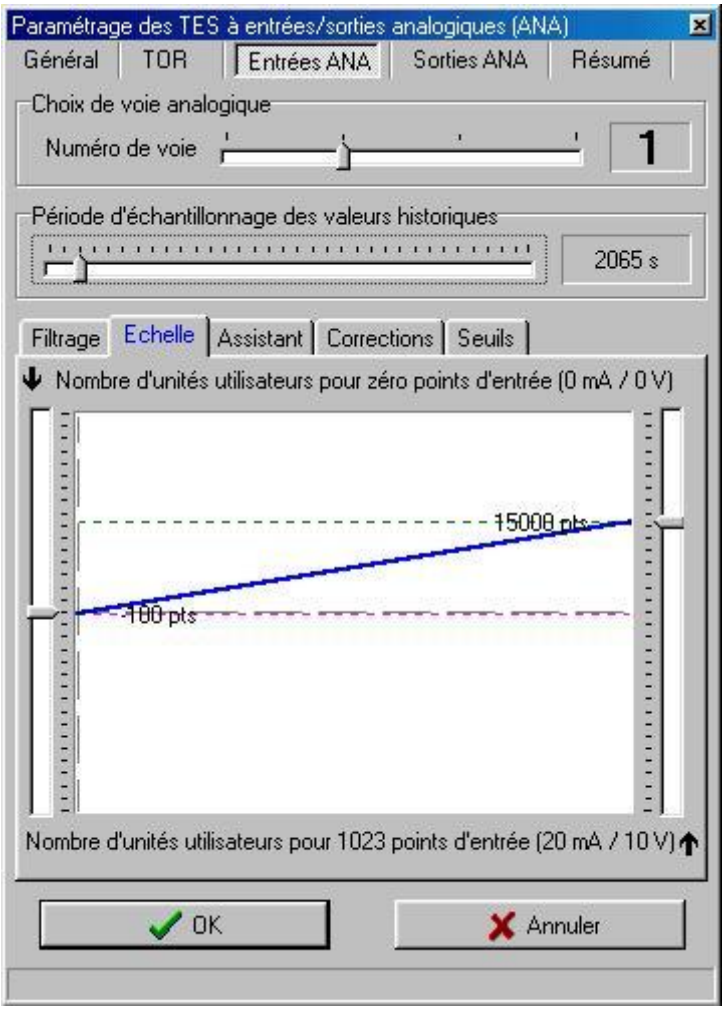
Le TES stocke dans une file circulaire les 120 dernières mesures filtrées et mises à l'échelle de chaque entrée. L'historique n'est pas sauvegardé en cas de coupure d'alimentation.

Paramétrage : période d'échantillonnage de la voie (1 par voie) par pas de 5ms (théoriquement, compte tenu de la restriction du paragraphe précédent)
Utilisation : Fonction active en permanence. Voir plan mémoire des TES analogiques.

4.2.3 Filtrage des entrées

Une entrée filtrée est une moyenne glissante sur les N dernières valeurs acquises.
Si EA est l'entrée analogique instantanée, i le numéro de l'acquisition, la valeur de l'entrée analogique filtrée s'obtient comme suit :
X = (EAi + EAi + 1 + ... + EAi + N) / N
Paramétrage : le nombre N peut prendre les valeurs 2 (faible filtrage) ,4,8,16,32,64,128 ou 256 (très fort filtrage)

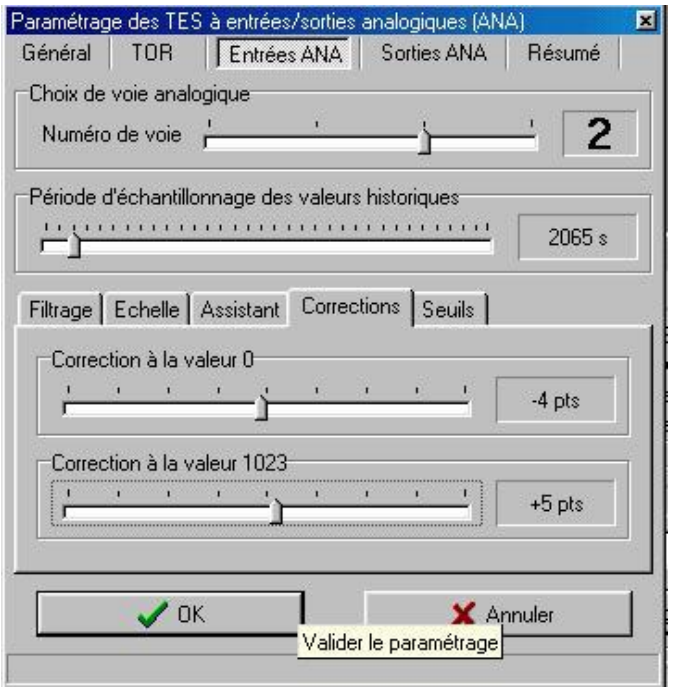
4.2.4 Mise à l'échelle – Conversion



La mise à l'échelle permet de convertir les points acquis sur les entrées entre 0 et 1023 points (valeur initiale) en une autre valeur finale comprise entre - 32768 et +32767 selon le graphique ci-dessus.
Plus exactement, le TES propose dans le plan mémoire la valeur hexadécimale correspondante.

NOTA : La fonction « mise à l'échelle » permet d'accéder à la correction de la chaine de mesure.

4.2.5 Correction de la chaine de mesure

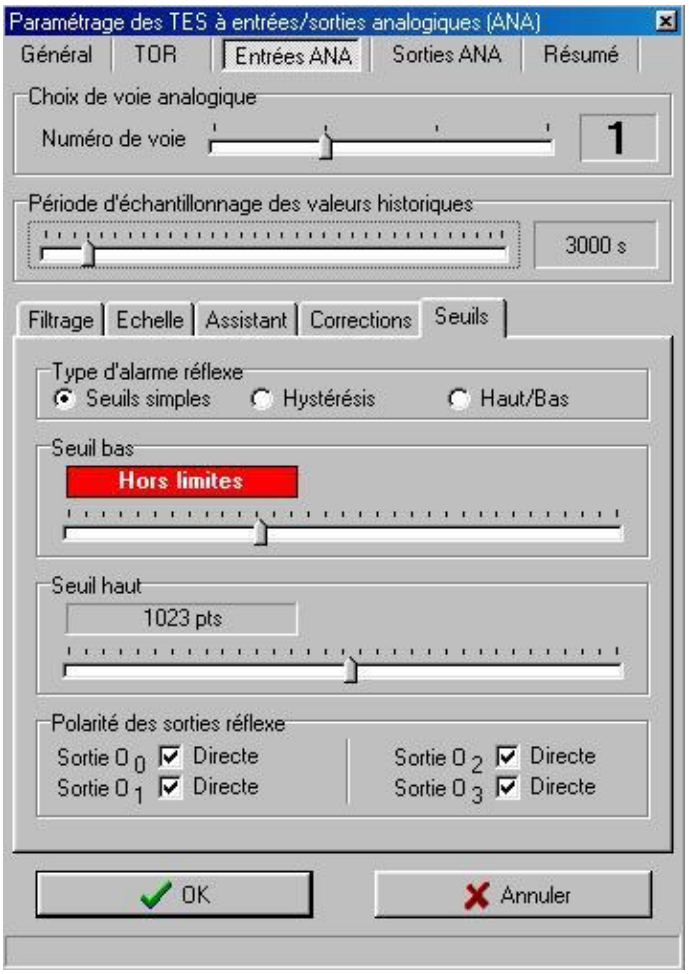


Cette fonction n'est accessible que si la fonction mise à l'échelle est active.

Ce paramétrage permet de rattraper en nombre de points l'incertitude liée aux composants (0,5% max) des entrées et des sorties.

Nota : un TES sorti d'usine a été calibré et comporte donc dans son paramètrage les corrections nécessaires : veillez à lire la configuration faite en usine (menu TESIS/Lire EEPROM) et la sauvegarder, avant de la modifier si besoin : vos modifications écraseront le calibrage d'usine.

4.2.6 Seuils et sorties logiques associées



Les seuils s'appliquent sur la valeur finale de la mise à l'échelle. Si les seuils sont positionnés sur une valeur impossible pour la valeur finale, la mention « hors limites » apparaît.
Exemple : Après une conversion donnant une valeur finale comprise entre –100 et + 15000 points, un seuil haut à 12602 points sera accepté , mais un seuil à –200 sera hors limites.

Trois types de seuils sont proposés : Seuils simples, Hystérésis , Seuil haut / Bas.

4.2.6.1 Seuils simples

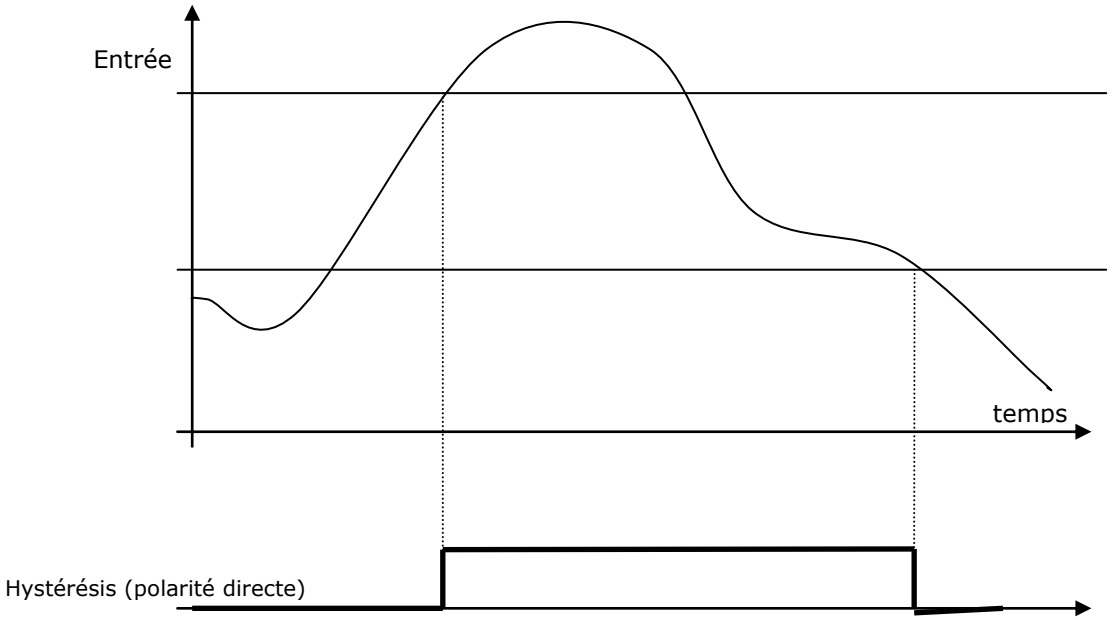
Paramétrage : choisir la valeur du seuil bas et la valeur du seuil haut

Utilisation :

Si entrée > seuil haut
Alors
Mise à 1 du bit 5 du mot d'état de la voie (adresses Modbus 0B à 12h).
Clignotement de la led associée à l'entrée analogique
Pas de sortie logique associée.

Si entrée < seuil bas
Alors
Mise à 1 du bit 4 du mot d'état de la voie (adresses Modbus 0B à 12h).
Clignotement de la led associée à l'entrée analogique
Pas de sortie logique associée.

4.2.6.2 Hystérésis



Paramétrage : saisir le seuil haut et le seuil bas.
Choisir **LA** sortie logique associée.

Utilisation :

Bits Modbus :

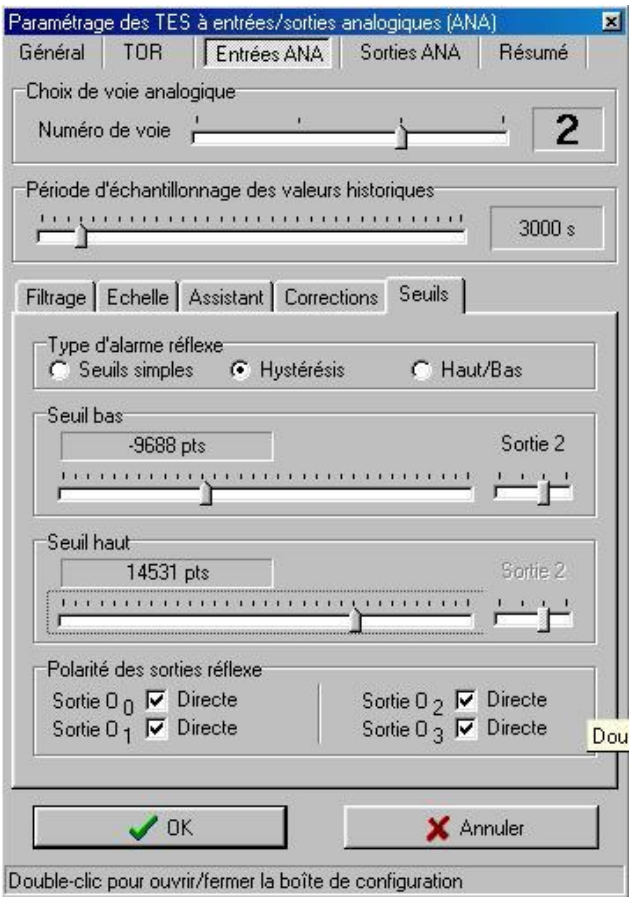
Si entrée > seuil haut
Alors
Mise à 1 du bit 5 du mot d'état de la voie (adresses Modbus 0B à 12h). Idem seuil simple.
Clignotement de la led de l'entrée analogique

Si entrée < seuil bas
Alors
Mise à 1 du bit 4 du mot d'état de la voie (adresses Modbus 0B à 12h).
Clignotement de la led de l'entrée analogique

NOTA : les 2 bits sont donc à 0 si l'entrée est « normalement » entre les 2 seuils.
Pour obtenir le bit hystérésis, utiliser le bit de la sortie réflexe ci-dessous.

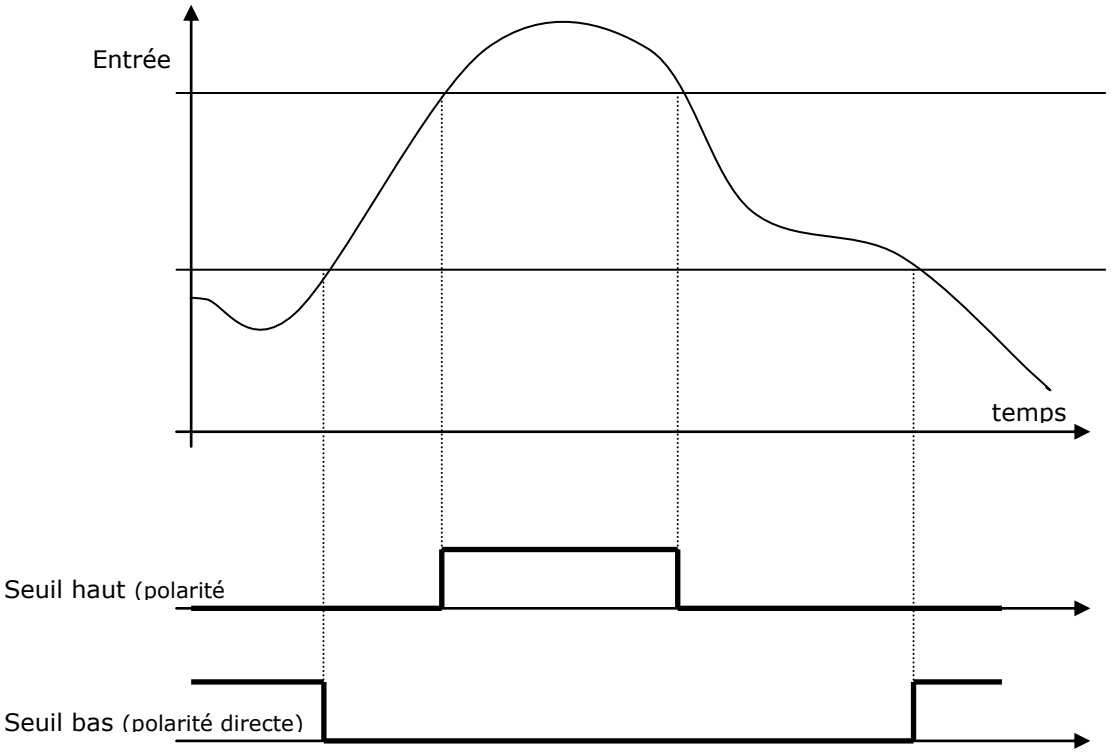
Sortie logique réflexe :

si entrée > seuil haut alors la sortie logique choisie passe à 1. Elle ne repassera à 0 que lorsque l'entrée sera passée sous le seuil bas.
NOTA : la polarité de la sortie associée au seuil peut être inversée dans le panneau du bas.

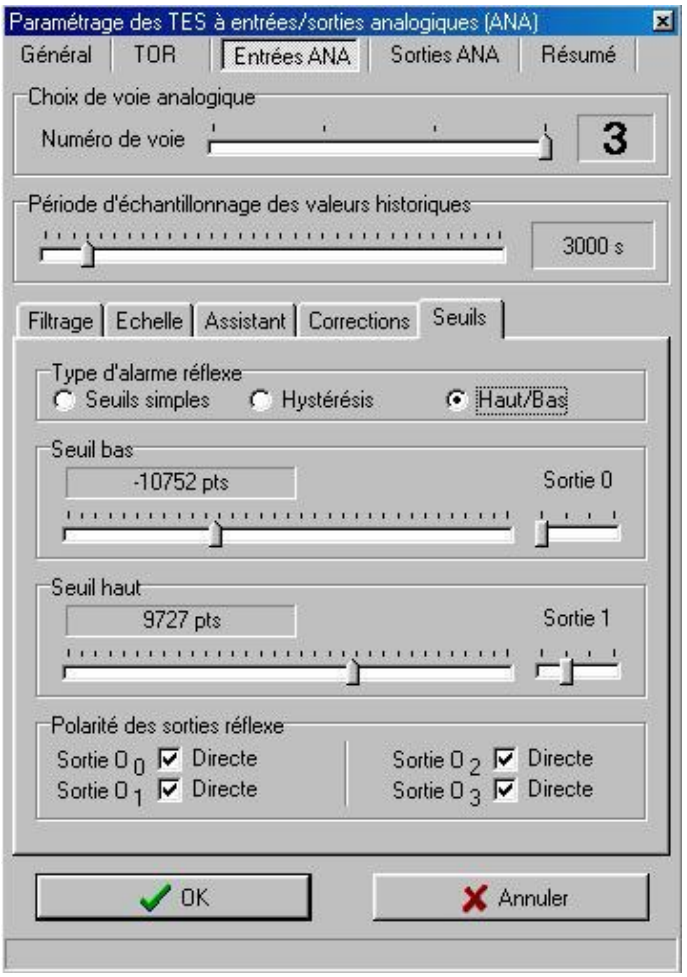


ATTENTION : Ne pas choisir la même sortie logique pour 2 entrées différentes !

4.2.6.3 Seuils haut / bas



Paramétrage : saisir le seuil haut et sa sortie logique associée. Saisir le seuil bas et sa sortie logique associée. Les 2 sorties doivent être différentes.



Utilisation :

<u>Bits Modbus :</u>

Si entrée > seuil haut
Alors
Mise à 1 du bit 5 du mot d'état de la voie (adresses Modbus 0B à 12h). Idem seuil simple.
Clignotement de la led de l'entrée analogique
Mise à 1 de la sortie logique associée au seuil haut

Si entrée < seuil bas
Alors
Mise à 1 du bit 4 du mot d'état de la voie (adresses Modbus 0B à 12h).
Clignotement de la led de l'entrée analogique
Mise à 1 de la sortie logique associée au seuil haut

Pour obtenir le bit hystérésis, utiliser le bit de la sortie réflexe ci-dessous.

<u>Sortie logique réflexe :</u>
si entrée > seuil haut alors la sortie logique choisie passe à 1. Elle ne repassera à 0 que lorsque l'entrée sera passée sous le seuil bas.
NOTA : la polarité de la sortie associée au seuil peut être inversée dans le panneau du bas.

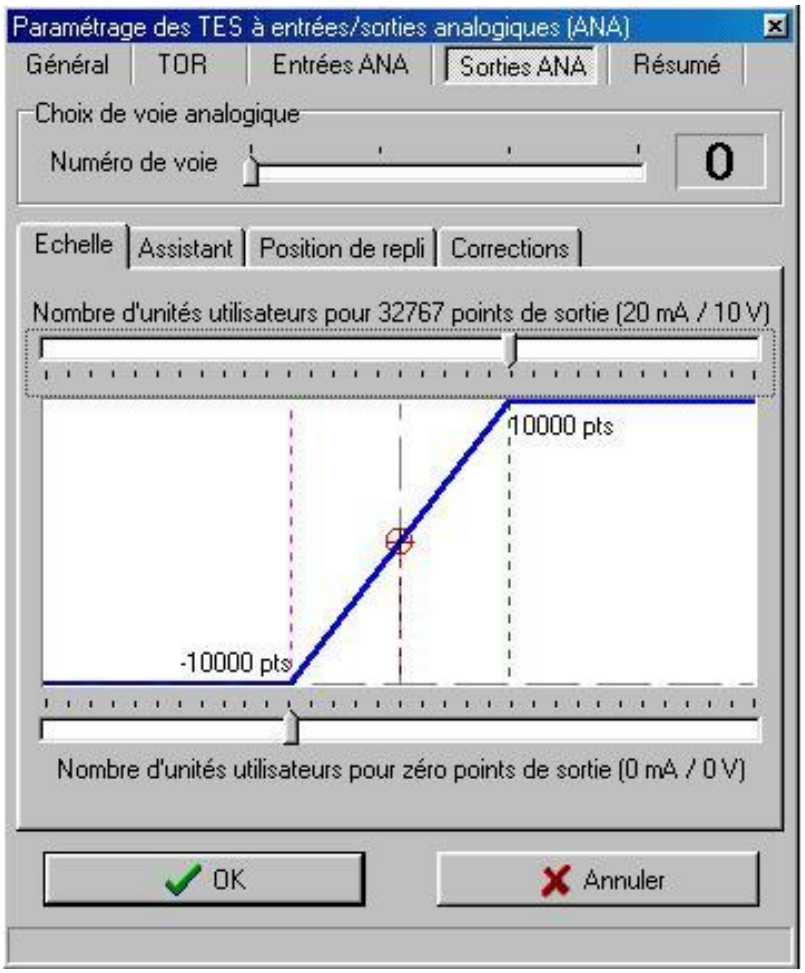
ATTENTION : Ne pas choisir la même sortie logique pour 2 entrées différentes !

4.3 sorties analogiques

4.3.1 Mise à l'échelle

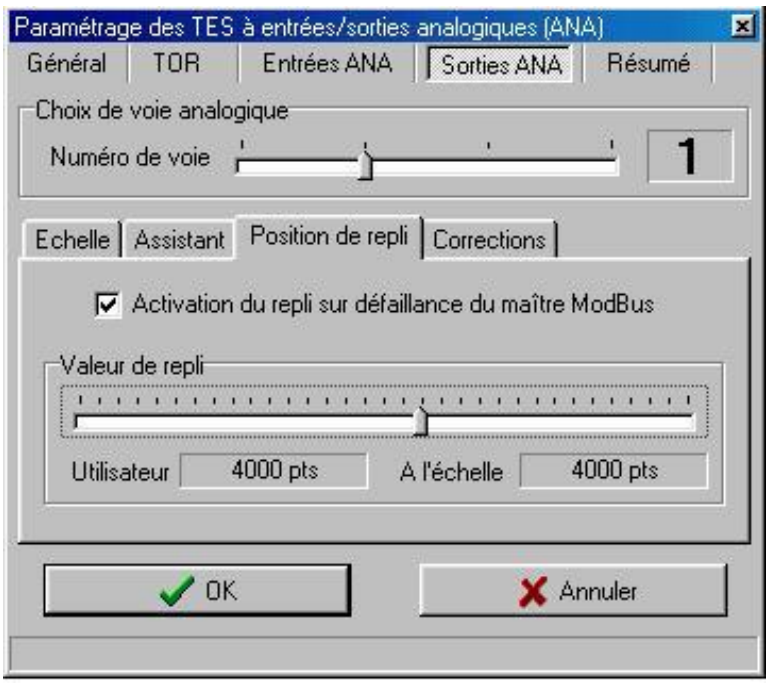
Le convertisseur numérique analogique (CNA) convertit une valeur entre 0 et 32767 pts en une tension entre 0 et 10V ou un courant entre 0 et 20mA.

La mise à l'échelle permet de convertir une valeur utilisateur comprise entre –32767 et +32768 dans l'intervalle du CNA entre 0 et 32767.



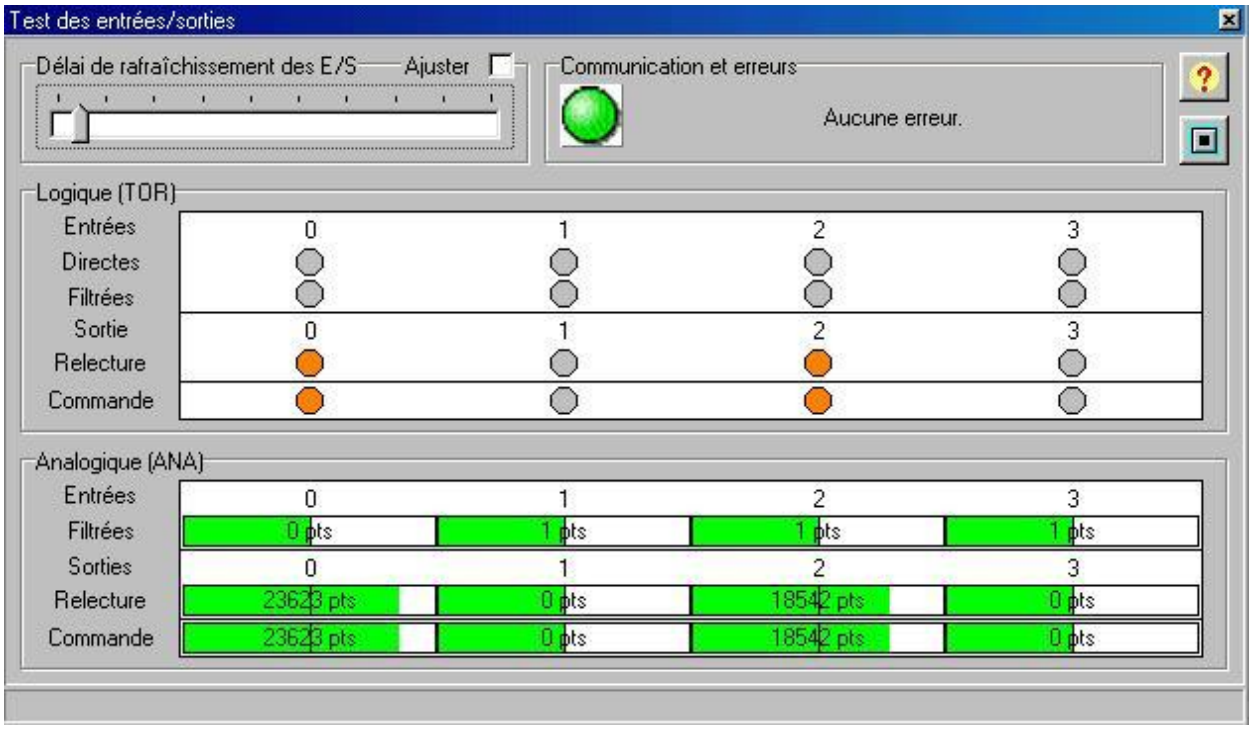
4.3.2 Position de repli

La position de repli est un forçage à une valeur analogique de sécurité en cas d'interruption ou de perte (rupture de bus, panne du coupleur maître...) de la communication avec le maître.



5 Test des entrées / sorties

Une fois connecté au Tes, vous avez la possibilté de visualiser l'état des entrées et sorties TOR et ANA, et de forcer les sorties TOR et ANA : le bouton « Test E/S » est alors actif et permet d'ouvrir la fenêtre suivante, ou par le menu « TES / TEST E/S ».



Un bouton « ■ » vous permet de fermer cette fenêtre.
Un bouton « ? » vous permet de connaître la signification de la couleur des leds.

Le forçage des sorties TOR se fait en cliquant sur les boutons de commande des sorties correspondantes.
Le forçage des sorties ANA se fait en déplaçant le curseur sur les bargraphes de commande associés à chaque sortie.

6 Plan mémoire des TES

6.1 Introduction

Toutes les valeurs échangées avec le maître du réseau sont codées en hexadécimal.

Codage des valeurs analogiques :

- Entrées analogiques entre :
  0000 et 03FF (1023) si aucune mise à l'échelle n'a été paramètrée
  8000/FFFF (-32768/-1) et 0/7FFF (0/+32767) selon le paramètre de mise à l'échelle dans le cas contraire

- Sorties analogiques entre :
  0000 et 7FFF (32787) si aucune mise à l'échelle n'a été paramétrée
  8000/FFFF (-32768/-1) et 0/7FFF (0/+32767) selon le paramètre de mise à l'échelle dans le cas contraire

Glossaire

MP	Mémoire Paramètres : Ces registres sont initialisés avec les paramètres en EEPROM (chargés par TESIS) à chaque reprise d'alimentation 24 V.
BdT	Base de temps

La 1ère colonne indique les adresses en hexa décimal.
La 2ème colonne indique les adresses en décimal.

6.2 Plan mémoire des TES 16 EST, 32 EST, 32 ET, 32 ET-S

6.2.1 Mot d'état général

000h	000d	Mot d'état du TES

Les 8 bits de 0 à 7 de ce mot d'état sont accessibles par la fonction Jbus de « lecture rapide de 8bits »

bit 0 : reprise 24v du TES qui utilise les paramètres chargés par TESIS.
Mis à 1 par le TES, remis à 0 par le maître

bit 1 : le TES est en position de repli car le maître ne l'interroge plus.
Mis à 1 par le TES, remis à 0 par le maître

bit 2 : **Pour le TES32EST-S uniquement**, une (au moins) des liaisons de sécurité entre l'un des capteurs et l'une des entrées -S (déclarée) du TES est soit en court circuit soit rompue. Mis à 1 par le TES, remis à 0 par le maître

bit 3 : le TES a mémorisé au moins 1 changement d'état sur l'une des entrées logiques. Le maître doit alors lire (ou relire) les registres d'entrées mémorisées (mots 1 & 2)
Remis à 0 par le TES dés que le maître à lu tous les changements d'état mémorisés.

6.2.2 Les mots d'états des entrées et sorties logiques

	001h	001d	entrées mémorisées [15..00]
	002h	002d	entrées mémorisées [31..16]
	003h	003d	entrées filtrées [15..00]
	004h	004d	entrées filtrées [31..16]
	005h	005d	entrées directes [15..00]
	006h	006d	entrées directes [31..16]
	007h	007d	état instantanée des sorties [15..00]
	008h	008d	réservé
	009h	009d	réservé
MP	00Ah	010d	durée du filtrage des états 0 des entrées (BdT=5ms)
MP	0Bh	011d	durée du filtrage des états 1 des entrées (BdT=5ms)
	00Ch	012d	mot 0 de commande_sortie : choix des sorties clignotantes
	00Dh	013d	mot 1 de commande_sortie : choix des états fixes 0/1 en C0/C1
MP	00Eh	014d	durée de l'état 1 du clignotement 0 (BdT=5ms)
MP	00Fh	015d	durée de l'état 0 du clignotement 0 (BdT=5ms)
MP	010h	016d	durée de l'état 1 du clignotement 1 (BdT=5ms)
MP	011h	017d	durée de l'état 0 du clignotement 1 (BdT=5ms)

6.2.3 Mots utilisés pour surveiller la liaison RS 422/485 avec le maître.

6.2.3.1 Contrôle de l'activité du maître et positions de repli

MP	012h	018d	masque en OU du mot 0 de commande_sortie
MP	013h	019d	masque en OU du mot 1 de commande_sortie
MP	014h	020d	masque en ET du mot 0 de commande_sortie
MP	015h	021d	masque en ET du mot 1 de commande_sortie
MP	016h	022d	temps maximum séparant les accès du maître (Bdt=100ms)

6.2.3.2 Contrôle de la qualité des liaisons séries

6.2.3.2.1 Compteurs de diagnostic de la liaison RS 485

017h	023d	nombre de réponses d'exception renvoyées par le TES
018h	024d	nombre de réponses « Esclave non prêt » renvoyées par le TES
019h	025d	nombre de trames correctement exécutées par le TES
01Ah	026d	nombre de trames reçues avec erreurs de CRC16
01Bh	027d	nombre de caractères erronés reçus par le TES
01Ch	028d	nombre de trames reçues sans erreur
01Dh	029d	bus bipaire : trames non traitées par défaut du temps de silence
		bus monopaire : idem ou réponses émises par les autres esclaves

6.2.3.2.2 Compteurs de diagnostic de la liaison RS 232

01Eh	030d	nombre de réponses d'exception renvoyées par le TES
01Fh	031d	nombre de réponsesesclavenon prêt renvoyées par le TES
020h	032d	nombre de trames reçues par le TES et correctement exécutées
021h	033d	nombre de trames reçues par le TES avec des erreurs de CRC16
022h	034d	nombre de caractères erronés reçus par le TES
023h	035d	nombre de trames reçues sans erreur
024h	036d	trames interrompues par non respect des temps de silence

A partir de cette adresse, les demandes de lecture (ou d'écriture) du maître peuvent être occasionnellement refusées par le TES qui répond " esclave non prêt" ; ceci préserve la cohérence des informations (codées sur 32 bits) dont le TES gère le décalage périodique dans les mémoires tampons.

6.2.4 Les compteurs des voies logiques

6.2.4.1 Compteur des fronts montants (après filtrage) : Poids fort / Poids faible

	025h / 026h	037d / 038d	compteur des fronts montants entrée No 0
	027h / 028h	039d / 040d	compteur des fronts montants entrée No 1
	...	.	...
TES 16 EST	033h / 034h	051d / 052d	compteur des fronts montants entrée No 7
	035h / 036h	053d / 054d	compteur des fronts montants entrée No 8
	...	...	...
TES 32 EST	043h / 044h	067d / 068d	compteur des fronts montants entrée No 15
	045h / 046h	069d / 070d	compteur des fronts montants entrée No 16
	...	...	...
TES 32 ET	063h / 064h	099d / 100d	compteur des fronts montants entrée No 31

Compteurs des fronts descendants (après filtrage) : Poids fort / Poids faible

	065h / 066h	101d / 102d	compteur fronts descendants entrée No 0
	067h / 068h	103d / 104d	compteur fronts descendants entrée No 1
	..	...	...
TES 16 EST	073h / 074h	115d / 116d	compteur fronts descendants entrée No 7
	075h / 076h	117d / 118d	compteur fronts descendants entrée No 8
	...	...	...
TES 32 EST	083h / 084h	131d / 132d	compteur fronts descendants entrée No 15
	085h / 086h	133d / 134d	compteur fronts descendants entrée No 16
	...	...	...
TES 32 ET	0A3h / 0A4h	163d / 164d	compteur fronts descendants entrée No 31

6.2.5 Les chronomètres

Les adresses sont rangées en « Poids fort / poids faible ». **La base de temps est de 100 ms** .

6.2.5.1 les chronomètres des états 1 courants

	0A5h / 0A6h	165d / 166d	durée de l'état 1 de l'entrée No 0
	0A7h / 0A8h	167d / 168d	durée de l'état 1 de l'entrée No 1
	..	...	...
TES 16 EST	0B3h / 0B4h	179d / 180d	durée de l'état 1 de l'entrée No 7
	0B5h / 0B6h	181d / 182d	durée de l'état 1 de l'entrée No 8
	..	...	...
TES 32 EST	0C3h / 0C4h	195d / 196d	durée de l'état 1 de l'entrée No 15
	0C5h / 0C6h	197d / 198d	Durée de l'état 1 de l'entrée No 16
	..	...	...
TES 32 ET	0E3h / 0E4h	227d / 228d	durée de l'état 1 de l'entrée No 31

6.2.5.2 **Chronomètres des états 0 courants**

	0E5h / 0E6h	229d / 230d	durée de l'état 0 de l'entrée No 0
	0E7h / 0E8h	231d / 232d	durée de l'état 0 de l'entrée No 1
	...	...	...
TES 16 EST	0F3h / 0F4h	243d / 244d	durée de l'état 0 de l'entrée No 7
	0F5h / 0F6h	245d / 246d	durée de l'état 0 de l'entrée No 8
	...	...	...
TES 32 EST	103h / 104h	259d / 260d	durée de l'état 0 de l'entrée No 15
	105h / 106h	261d / 262d	durée de l'état 0 de l'entrée No 16
	...	...	...
TES 32 ET	123h / 124h	291d / 292d	durée de l'état 0 de l'entrée No 31

6.2.6 Les chronomètres totalisateurs des entrées logiques

La base de temps est de 100ms

6.2.6.1 Durées cumulées des états à 1

125h / 126h	293d / 294d	durée cumulée des états 1 de l'entrée No 0
127h / 128h	295d / 296d	durée cumulée des états 1 de l'entrée No 1
...	...	...
163h / 164h	355d / 356d	durée cumulée des états 1 de l'entrée No 31

6.2.6.2 Durées cumulées des états à 0

165h / 166h	357d / 358d	durée cumulée des états 0 de l'entrée No 0
167h / 168h	359d / 360d	durée cumulée des états 0 de l'entrée No 1
...	...	pour entrée No X a1 = 357 + 2 x a2 = 358 + 2 x
1A3h / 1A4h	419d / 420d	durée cumulée des états 0 de l'entrée No 31

6.2.7 Registres spécifiques au TES 32ET-S : détection fils coupés et en court circuit

CC = Court Circuit entre le capteur câblé sécurité (R+r) et le bornier du TES
CO = Circuit Ouvert entre le capteur câblé sécurité (R+r) et le bornier du TES

	1A5h	421d	Mot de 16 bits CC des entrées E1 à E16 Bit i=1-> Ei en CC
	1A6h	422d	Mot de 16 bits CC des entrées E17 à E32
	1A7h	423d	Mot de 16 bits CO des entrées E1 à E16 Bit i=1-> Ei coupé
	1A8h	424d	Mot de 16 bits CO des entrées E17 à E32
	1A9h	425d	Mot de 16 bits défaut CO ou CC E1 à E16
	1AAh	426d	Mot de 16 bits défaut CO ou CC E17 à E32
MP	**1Abh**	427d	Bits de connexion : permettent de déclarer les entrées Ei qui sont câblées en mode sécurité : bit i = 1 : Ei est câblée en sécurité (r + R) bit i = 0 : Ei non câblée / câblée standard
MP	**1Ach**	428d	

6.3 Plan mémoire du TES 32 ST

6.3.1 Mot d'état

000h	000d	status du TES

Bit 0 : Mis à 1 par le TES à l'initialisation. Peut être remis à 0 par le maître après surveillance.
Bit 1 : Mis à 1 par le TES quand il est en repli à la suite de dépassement du temps maximum d'interrogation du maître.

6.3.2 Etats et pilotage des sorties

	001h	001d	état instantané des sorties [15..OO]
	002h	002d	état instantané des sorties [31..16]
	003h	**003d**	**Sélection Fixe ou Clignotement des sorties 0 à 15 (*)**
	004h	**004d**	**Sélection Fixe ou Clignotement des sorties 16 à 31 (*)**
	005h	**005d**	**Commande de l'état ou de la fréquence des sorties 0 à 15**(*)
	006h	**006d**	**Commande de l'état ou de la fréquence des sorties 16 à 31**(*)
MP	007h	007d	durée de l'état 1 du clignotement à la fréquence 0 (BdT=5ms)
MP	008h	008d	durée de l'état 0 du clignotement à la fréquence 0 (BdT=5ms)
MP	009h	009d	durée de l'état 1 du clignotement à la fréquence 1 (BdT=5ms)
MP	00Ah	010d	durée de l'état 0 du clignotement à la fréquence 1 (BdT=5ms)

(*) voir page suivante

Bit no i du mot 3	Bit no i du mot 5	Sortie no i entre 0 et 15
0	0	Commandée à 0
0	1	Commandée à 1
1	0	Clignotante fréquence 0
1	1	Clignotante fréquence 1

Bit no i du mot 4	Bit no i du mot 6	Sortie no i entre 16 et 31
0	0	Commandée à 0
0	1	Commandée à 1
1	0	Clignotante fréquence 0
1	1	Clignotante fréquence 1

00Bh	00011d	non utilisé
00Ch	00012d	non utilisé
00Dh	00013d	non utilisé

6.3.3 Mots utilisés pour la surveillance de la communication de la RS 485

MP	00Eh	014d	masque en OU du mot 0 de commande sortie sortie [15..00]
MP	00Fh	015d	masque en OU du mot 0 de commande sortie sortie [31..16]
MP	010h	016d	masque en OU du mot 1 de commande sortie sortie [15..00]
MP	011h	017d	masque en OU du mot 1 de commande sortie sortie [31..16]
MP	012h	018d	masque en ET du mot 0 de commande sortie sortie [15..00]
MP	013h	019d	masque en ET du mot 0 de commande sortie sortie [31..16]
MP	014h	020d	masque en ET du mot 1 de commande sortie sortie [15..00]
MP	015h	021d	masque en ET du mot 1 de commande sortie sortie [31..16]
MP	016h	022d	temps d'attente max (BdT= 100 ms)

6.3.4 **Compteurs de diagnostic de la liaison série RS 422 / 485**

017h	023d	nombre de réponses d'exception renvoyées par le TES
018h	024d	nombre de réponses « esclave non prêt » renvoyées par le TES
019h	025d	nombre de trames correctement exécutées par le TES
01Ah	026d	nombre de trames reçues par le TES avec des erreurs CRC16
01Bh	027d	nombre de caractères erronés reçus par le TES
01Ch	028d	nombre de trames émises sans erreur par le maître
01Dh	029d	bus bipaire : trames non traitées par défaut du temps de silence bus monopaire : idem ou réponses émises par les autres esclaves

6.3.5 Compteurs de diagnostic de la liaison RS 232

01Eh	030d	nombre de réponses d'exception renvoyées par le TES
01Fh	031d	nombre de réponses « esclave non prêt » renvoyées par le TES
020h	032d	nombre de trames correctement exécutées par le TES
021h	033d	nombre de trames reçues avec des erreurs de CRC16
022h	034d	nombre de caractères erronés reçus par le TES
023h	035d	nombre de trames reçues sans erreur
024h	036d	trames interrompues par non respect des temps de silence

6.4 Plan mémoire des TES 4EA, 4SA, 8EA, 8ESA, 8SA-U

6.4.1 Mot d'état du TES analogique

Les 8 bits 0 à 7 sont accessibles en Jbus par la fonction « lecture rapide de 8 bits »

000h	000d	status général du TES

Le status du TES résume l'état général du TES et de son environnement à l'instant de la lecture du maître.

bit 0 à 1 Le TES est passé par une phase d'initialisation (reprise secteur).
bit 1 à 1 Le TES est en position de repli par suite de non communication sur la liaison série RS 485.
Les bits 0 et 1 seront remis à 0 lors du premier échange du maître Modbus/Jbus.

bit 3 à 1 : le TES a mémorisé au moins 1 changement d'état sur l'une des entrées logiques. le maître doit alors lire (ou relire) le registre d'entrées mémorisées (mots 2)
bit 3 à 0 : remis à 0 par le TES dés que le maître à lu tous les changements d'état mémorisés.

bit 6 Une des entrées analogiques est en alarme bas
le "OU" des bits 4 des status des voies analogiques.
bit 7 Une des entrées analogiques est en alarme haut
le "OU" des bits 5 des status des voies analogiques.

Les bits 6 et 7 seront remis à 0 par le maître qui lira ensuite les registres 11d à 18d pour avoir plus d'informations pour chaque entrée analogique.

6.4.2 Entrées TOR

001h	001d	entrées TOR filtrées [3..0]
002h	002d	entrées TOR mémorisées [3..0]

6.4.3 Entrées Analogiques

003h	003d	entrée analogique No 0
004h	004d	entrée analogique No 1
005h	005d	entrée analogique No 2
006h	006d	entrée analogique No 3
007h	007d	entrée analogique No 4
008h	008d	entrée analogique No 5
009h	009d	entrée analogique No 6
00Ah	010d	entrée analogique No 7

6.4.4 Mots d'état des voies analogiques

bit 1 à 1 Sortie en position de repli
bit 4 à 1 Entrée < seuil bas
bit 5 à 1 Entrée > seuil haut

00Bh	011d	Etat de la voie No 0 (qui peut être une entrée ou une sortie selon modèle)
00Ch	012d	Etat de la voie No 1
00Dh	013d	Etat de la voie No 2
00Eh	014d	Etat de la voie No 3
00Fh	015d	Etat de la voie No 4
010h	016d	Etat de la voie No 5
011h	017d	Etat de la voie No 6
012h	018d	Etat de la voie No 7

6.4.5 Commande des sorties TOR

013h	019d	commande des sorties TOR [3..0]

choix sortie fixe ou clignotante : bits 11-08
commande des états des sorties : bits 03-00

Nota : Une sortie logique associée à un seuil d'alarme d'entrée ne peut plus être pilotée par le maître.

6.4.6 Commande des sorties analogiques

014h	020d	sortie analogique No 0
015h	021d	sortie analogique No 1
016h	022d	sortie analogique No 2
017h	023d	sortie analogique No 3
018h	024d	sortie analogique No 4
019h	025d	sortie analogique No 5
01Ah	026d	sortie analogique No 6
01Bh	027d	sortie analogique No 7

Attention : les 4 sorties analogiques d'un TES 8 ESA sont les sorties No° 4, 5, 6 et 7.

6.4.7 Variables diverses TOR

	01Ch	028d	Bits 0 à 3 : entrées réelles (non filtrées) Bits 8 à B : sorties réelles
MP	01Dh	029d	temps de filtrage des niveaux 0 entrées TOR (BdT=5ms)
MP	01Eh	030d	temps de filtrage des niveaux 1 entrées TOR (BdT=5ms)
MP	01Fh	031d	durée de l'état 1 du mode clignotement mode° 0 (BdT=5ms)
MP	020h	032d	durée de l'état 0 du mode clignotement mode° 0 (BdT=5ms)
MP	021h	033d	durée de l'état 1 du mode clignotement mode° 1 (BdT=5ms)
MP	022h	034d	durée de l'état 0 du mode clignotement mode° 1 (BdT=5ms)

6.4.8 les valeurs des seuils sur les entrées analogiques

MP	023h	035d	seuil bas de l'entrée analogique No 0
MP	024h	036d	seuil bas de l'entrée analogique No 1
MP	025h	037d	seuil bas de l'entrée analogique No 2
MP	026h	038d	seuil bas de l'entrée analogique No 3
MP	027h	039d	seuil bas de l'entrée analogique No 4
MP	028h	040d	seuil bas de l'entrée analogique No 5
MP	029h	041d	seuil bas de l'entrée analogique No 6
MP	02Ah	042d	seuil bas de l'entrée analogique No 7

MP	02Bh	043d	seuil haut de l'entrée analogique No 0
MP	02Ch	044d	seuil haut de l'entrée analogique No 1
MP	02Dh	045d	seuil haut de l'entrée analogique No 2
MP	02Eh	046d	seuil haut de l'entrée analogique No 3
MP	02Fh	047d	seuil haut de l'entrée analogique No 4
MP	030h	048d	seuil haut de l'entrée analogique No 5
MP	031h	049d	seuil haut de l'entrée analogique No 6
MP	032h	050d	seuil haut de l'entrée analogique No 7

6.4.9 les sorties logiques associées aux seuils

Chaque mot ci-dessous contient sur un octet chacun les no (compris entre 0 et 3) des 2 sorties logiques associées au seuil haut et bas de chaque entrée analogique. En dehors de ces bornes aucune sortie n'est commandée.

MP	033h	051d	Sorties associées à l'entrée Analogique No 0
MP	034h	052d	Sorties associées à l'entrée Analogique No 1
MP	035h	053d	Sorties associées à l'entrée Analogique No 2
MP	036h	054d	Sorties associées à l'entrée Analogique No 3
MP	037h	055d	Sorties associées à l'entrée Analogique No 4
MP	038h	056d	Sorties associées à l'entrée Analogique No 5
MP	039h	057d	Sorties associées à l'entrée Analogique No 6
MP	03Ah	058d	Sorties associées à l'entrée Analogique No 7

6.4.10 Polarité des sorties logiques associées aux seuils

03Bh	059d	polarité des sorties logiques commandées par les seuils bas et haut des entrées analogiques

6.4.11 Les positions de repli des sorties

6.4.11.1 Temps d'attente.

MP	03Ch	060d	temps maximum (en dixièmes de seconde) séparant deux interrogations du maître sur la liaison série RS485

6.4.11.2 Sorties logiques

MP	03Dh	061d	position de repli ; mot de commande des 4 sorties TOR

La répartition des bits dans la position de repli du mot de commande des sorties TOR est la même que dans le mot de commande sortie TOR.
Nota : Si une sortie logique est associée à un seuil d'alarme, elle ne basculera pas en position de repli.

6.4.11.3 Sorties analogiques

MP	03Eh	062d	repli de la sortie analogique No 0
MP	03Fh	063d	repli de la sortie analogique No 1
MP	040h	064d	repli de la sortie analogique No 2
MP	041h	065d	repli de la sortie analogique No 3
MP	042h	066d	repli de la sortie analogique No 4
MP	043h	067d	repli de la sortie analogique No 5
MP	044h	068d	repli de la sortie analogique No 6
MP	045h	069d	repli de la sortie analogique No 7

Rappel : TES 8 ESA : la première des 4 sorties analogiques est la sortie No° 4

MP	046h	070d	autorisation de repli des sorties analogiques : un bit par sortie

6.4.12 Surveillance des réseaux

6.4.12.1 Compteurs de diagnostic de la liaison RS 485

047h	071d	nombre de réponses d'exception renvoyés par le TES
048h	072d	nombre de réponseesclavenon prêt renvoyés par le TES
049h	073d	nombre de demandes reçues par le TES et correctement exécutées
04Ah	074d	nombre de demande reçue par le TES avec des erreurs de CRC16
04Bh	075d	nombre de caractères erronés reçus par le TES
04Ch	076d	nombre de trames émises sans erreur par le maître
04Dh	077d	bus bipaire : trames non traitées par défaut du temps de silence bus monopaire : idem ou réponses émises par les autres esclaves

6.4.12.2 Compteurs de diagnostic de la liaison RS 232

04Eh	078d	nombre de réponses d'exception renvoyés par le TES
04Fh	079d	nombre de réponsesesclavenon prêt renvoyé par le TES
050h	080d	nombre de trames reçue et correctement exécutées par le TES
051h	081d	nombre de demande reçue par le TES avec des erreurs de CRC16
052h	082d	nombre de caractères erronés reçus par le TES
053h	083d	nombre de trames reçue sans erreur
054h	084d	trames interrompues par non respect des temps de silence

6.4.13 Historique des entrées analogiques

MP	055h	085d	période du stockage : entrées analogiques (BdT= 1s)

A partir de cette adresse, les demandes de lecture (ou d'écriture) du maître peuvent être occasionnellement refusées par le TES qui répond " esclave non prêt" ; ceci préserve la cohérence des informations (codées sur 32 bits) dont le TES gère le décalage périodique dans les mémoires tampons.

056h	*086d*	*Réservé*
057h 0CEh	087d 206d	120 dernières valeurs de l'entrée analogique No 0
0CFh	*207h*	*Réservé*
0D0h 147h	208d 327d	120 dernières valeurs de l'entrée analogique No 1
148h	*328d*	*Réservé*
149h 1C0h	329d 448d	120 dernières valeurs de l'entrée analogique No 2
1C1h	*449d*	*Réservé*
1C2h 239h	450d 569d	120 dernières valeurs de l'entrée analogique No 3
23Ah	*570d*	*Réservé*
23Bh 262h	571d 690d	120 dernières valeurs de l'entrée analogique No 4
263h	*691d*	*Réservé*
264h 32Bh	692d 811d	120 dernières valeurs de l'entrée analogique No 5
32Ch	*812d*	*Réservé*
32Dh 3A4h	813d 932d	120 dernières valeurs de l'entrée analogique No 6
3A5h	*933d*	*Réservé*
3A6h 41Dh	934d 1053d	120 dernières valeurs de l'entrée analogique No 7
41Eh	*1054d*	*Réservé*

6.4.14 Compteurs des changements d'état sur les entrées TOR

Les compteurs enregistrent les changements d'état des entrées filtrées. Poids fort/Poids faible

41Fh 420h	1055d 1056d	compteur des fronts montants entrée No 0
421h 422h	1057d 1058d	compteur des fronts montants entrée No 1
423h 424h	1059d 1060d	compteur des fronts montants entrée No 2
425h 426h	1061d 1062d	compteur des fronts montants entrée No 3
427h 428h	1063d 1064d	compteur des fronts descendants entrée No 0
429h 42Ah	1065d 1066d	compteur des fronts descendants entrée No 1
42Bh 42Ch	1067d 1068d	compteur des fronts descendants entrée No 2
42Dh 42Eh	1069d 1070d	compteur des fronts descendants entrée No 3

6.4.15 Les chronomètres des entrées logiques

Les variables sont sur 32 bits : poids fort/poids faible. La base de temps est de 100 millisecondes.
Les entrées mesurées sont les entrées **filtrées**.

6.4.15.1 Durée de l'état courant des entrées ToR filtrées

42Fh 430h	1071d 1072d	durée de l'état 1 de l'entrée No° 0 (BdT=100ms)
431h 432h	1073d 1074d	durée de l'état 1 de l'entrée No° 1 (BdT=100ms)
433h 434h	1075d 1076d	durée de l'état 1 de l'entrée No° 2 (BdT=100ms)
435h 436h	1077d 1078d	durée de l'état 1 de l'entrée No° 3 (BdT=100ms)
437h 438h	1079d 1080d	durée de l'état 0 de l'entrée No° 0 (BdT=100ms)
439h 43Ah	1081d 1082d	durée de l'état 0 de l'entrée No° 1 (BdT=100ms)
43Bh 43Ch	1083d 1084d	durée de l'état 0 de l'entrée No° 2 (BdT=100ms)
43Dh 43Eh	1085d 1086d	durée de l'état 0 de l'entrée No° 3 (BdT=100ms)

6.4.15.2 Durées cumulées des états des entrées TOR filtrées

43Fh 440h	1087d 1088h	états 1 de l'entrée No 0 (BdT=100ms)
441h 442h	1089d 1090d	états 1 de l'entrée No 1
443h 444h	1091d 1092d	états 1 de l'entrée No 2
445h 446h	1093d 1094d	états 1 de l'entrée No 3
447h 448h	1095d 1096d	états 0 de l'entrée No 0
449h 44Ah	1097d 1098d	états 0 de l'entrée No 1
44Bh 44Ch	1099d 1100d	états 0 de l'entrée No 2
44Dh 44Eh	1101d 1102d	états 0 de l'entrée No 3

7 Le protocole Modbus

7.1 Généralités

Le protocole MODBUS mode RTU (binaire) est un protocole de type maître esclave (1 seul maître par réseau). Le protocole JBUS est compatible, pour ce qui concerne les TES, avec le protocole MODBUS.

7.1.1 Codes fonctions

Fonction	**Code**
Lecture n bits	**01 et 02**
Ecriture 1 bit	**05**
Ecriture n bits	**0F**
Lecture n mots	**03**
Ecriture n mots	**10**
Ecriture 1 mot	**06**
Lecture rapide de 8 bits	**07**

TES accepte les écritures en mode diffusion : écritures dans l'esclave No 0

7.1.2 Adressage

Adressage mot

La mémoire TES est une suite de mots de 16 bits à partir de l'adresse 0.
L'adresse dans la trame est égale à l'adresse logique.

Nota : Les adresses manipulées par les coupleurs MODBUS sont incrémentées de 1 par rapport aux adresses réellement transmises sur la ligne.
Exemple :
adresse programme si coupleur MODBUS : 0002 / adresse présente dans la trame :0001

Adressage bit

L'adresse du bit i (entre 0 et F) dans un mot j = j x 10h + i
Exemple : l'adresse du bit D dans le mot 7A est 7AD (à utiliser avec les fonctions lecture et écriture de bits)

7.1.3 Description des échanges

Les échanges se font à l'initiative du maître, qui émet sa demande ; lorsque l'esclave destinataire l'a comprise, il renvoie sa réponse.

Chaque message ou trame contient 4 informations :

- Le numéro de l'esclave (1 octet) : destinataire de la demande du maître ou l'émetteur de la réponse.
- Le code fonction (1 octet), qui indique le sens (lecture ou écriture) et le type de données manipulées (mots ou bits).
- Le champ de données (p octets).
- Le mot de contrôle CRC16 (2 octets), qui sert à la détection des erreurs de transmission. Il est calculé sur 16 bits, à partir de tous les octets de la trame émise ou reçue, sauf bien entendu les 2 octets de contrôle.

Toutes les informations sont codées en hexadécimal.

7.2 Structure des trames

7.2.1 Fonction lecture n mots

Structure des trames véhiculées par le réseau Modbus/Jbus :

Trame de question **Nq = 8**

01 à FF	03 ou 04	[2 octets] PF pf	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse du 1er mot	nombre de mots à lire	CRC 16

Trame de réponse **Nr = 5 + 2n**

01 à FF	03 ou 04	[1 octet]	[2 octets] PF pf	---------- -	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	nbre d'octets	valeur du 1er mot lu		valeur du dernier mot lu	CRC 16

<----------n mots ou 2n octets---------->

7.2.2 Fonction écriture n mots

Trame de question **Nq = 9 + 2n**

01 à FF	10	[2 octets] PF pf	[2 octets] PF pf	[1 octet] pf	[2 octets] PF pf	-----	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse 1er mot	nbre mots à écrire	nbre d'octets à écrire (1)	valeur du 1er mot		valeur du dernier mot	CRC 16

(1) = 2x nombre de mots à écrire

Trame de réponse **Nr = 8**

01 à FF	10	[2 octets] PF pf	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse 1er mot	nbre mots à écrire	CRC 16

7.2.3 Fonction écriture 1 mot

Trame de question **Nq = 8**

01 à FF	6	[2 octets] PF pf	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse 1er mot	nbre mots à écrire	CRC 16

Trame de réponse **Nr = 8**

01 à FF	6	[2 octets] PF pf	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse mot	valeur mot écrit	CRC 16

7.2.4 Fonction lecture n Bits

Trame de question **Nq = 8**

[1 octet] 01 à FF	[1 octet] 1 ou 2	[2 octets] PF pf	[2 octets] 1 à 2000	[2 octets] pf PF
No esclave	Fonction	Adresse du 1er bit	Nombre de bits	CRC 16

Trame de réponse **Nr = 5 + n/8**

[1 octet] No esclave	[1 octet] 1 ou 2	[1 octet] Nbre octets lus	... 1er octet lu	[n octets]	... dernier octet lu	[2 octets] CRC 16

7.2.5 Fonction ecriture n bits

Trame de question **Nq = 9 + n/8**

[1 octet] No esclave	[1 octet] 0F	[2 octets] adresse 1er bit à forcer	[2 octets] nombre de bits à forcer	[1 octet] nombre d'octets à forcer	[n octets] valeur des bits à forcer	[2 octets] CRC 16 pf PF

Trame de réponse **Nr = 8**

[1 octet] No esclave	[1 octet] 0F	[2 octets] adresse 1er bit forcé	[2 octets] nombre de bits forcés	[2 octets] CRC 16 pf PF

7.2.6 Fonction lecture rapide de 8 bits

Les TES répondent les 8 bits de poids faible du mot statut qui résume l'environnement du TES (adresse bit : de 0000 à 0007).

Trame de question **Nq = 4**

[1 octet] No esclave	[1 octet] 07	[2 octets] CRC 16

Trame de réponse **Nr = 5**

[1 octet] No esclave	[1 octet] 07	[1 octet] xxxxxxxxx	[2 octets] CRC 16

L'ensemble des TES répondent aux trames écriture mots/bits émises en MODE DIFFUSION (adressées à l'esclave 0 = à tous les esclaves). Dans ce cas les TES ne retournent aucune trame et exécutent simutanément l'ordre du maître (synchronisation de télécommandes , reset de compteurs ,...).

7.2.7 Temps de transmission

Le temps se calcule à partir de 4 données
- le nombre Nb de bits (de 8 à 11) sur lesquels sont codés les octets transmis
- la vitesse de transmission (Vt), exprimée en Bauds
- le nombre d'octets transmis dans la question (Nq) et dans la réponse (Nr)
- les nombres Sq et Sr de caractères (3 selon la norme Modbus) qui définissent les temps de silence aprés toute trame de question ou de réponse
- le temps tr de traitement du TES pour construire et emettre sa réponse

Typiquement tr est égal à 1,5 ms. Le TES version 4.1 et plus dispose d'un temps de retournement paramètrable jusqu'à 2570 ms .
- le temps de retournement du maître tq (évalué à 1.5ms dans les calculs ci-dessous).
La durée de l'échange question/réponse entre un API et un TES est donnée par la formule:

T = [Nbx1000/Vt x (Nq + Sq + Nr + Sr)]+ tq + tr (en ms)

Exemple : 38400 Bds, format de transmission : 8 bits data, 1 bit parité, 1 bit start, 1 bit stop l'écriture d'un mot dans le TES prendra (hors temps de traitement interne du maître) :
T = ((8+1+1+1)1000/38.400) x (8 + 3+ 8 + 3) + 1,5 + 1,5 # 9,3 ms

Nota : le faible délai entre la fin de l'émission du dernier octet du maître et la réception du premier des octets de la réponse du TES (entre 1 et 2ms) peut, lorsque le maître tarde à valider son buffer de réception, entraîner la détection d'erreurs de Time Out sur le coupleur maître qui "manque" le début de la trame de réponse du TES .
Dans ce cas, la durée de réponse du TES peut être augmentée par paramétrage. Dans le panneau de paramétrage de la RS485, augmenter la « temporisation de réponse » qui est par défaut à 0.

Le TES peut retourner les codes erreur suivants :
1 = le code fonction utilisé par le maître est inconnu.
2 = l'adresse TES qui est utilisée est incorrecte.
4 = le TES n'est pas prêt.